

**SCHEDA DATI PER OFFERTA FORMATIVA PUBBLICA DI CUI AL PUNTO 1.2
DELLA CIRCOLARE MINISTERIALE N° 187 DELL'11 GIUGNO 2008**

Insegnamento: n° crediti/n° ore Docente titolare: Qualifica SSD di appartenenza Struttura di afferenza Telefono e-mail Orario di ricevimento Sito web docente	Elettronica Analogica e Integrata 8 CFU/80 ore Massimo Barbaro Ricercatore ING-INF/01 Dipartimento di Ingegneria Elettrica ed Elettronica +39 070675570 barbaro@unica.it Su appuntamento per email http://eolab.diee.unica.it
Curriculum scientifico	Ricercatore presso il DIEE dal 2002, ha svolto in precedenza attività di ricerca presso lo CSEM (Neuchatel, Svizzera) e come dottorando e post-doc presso il DIEE dal 1998. Il principale ambito di interesse scientifico è quello della concezione e progettazione di circuiti integrati per applicazioni sensoristiche (biosensori, sensori di immagine, interfacce neurali). [1] LOI, D., C. CARBONI, G. ANGIUS, G. N. ANGOTZI, M. BARBARO, L. RAFFO, S. RASPOPOVIC, and X. NAVARRO, "Peripheral Neural Activity Recording and Stimulation System", IEEE TRANSACTIONS ON BIOMEDICAL CIRCUITS AND SYSTEMS, vol. 5, issue 4, pp. 368-379, 2011 [2] ANGOTZI G. N, BARBARO M., JESPER S. P. G. A (2008). Modeling, evaluation and comparison of CRZ and RSD redundant architectures for two-step A/D converters. IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS. I, REGULAR PAPERS, vol. 55; p. 2445-2458, ISSN: 1549-8328, doi: 10.1109/TCSI.2008.920121 [3] BARBARO M., BONFIGLIO A., RAFFO L. (2006). A charge-modulated FET for detection of biomolecular processes: conception, modeling and simulation. IEEE TRANSACTIONS ON ELECTRON DEVICES, vol. 53; p. 158-166, ISSN: 0018-9383 [4] BARBARO M., BONFIGLIO A, RAFFO L, ALESSANDRINI A, FACCI P, BARAK I (2006). A CMOS, Fully Integrated Sensor for Electronic Detection of DNA Hybridization. IEEE ELECTRON DEVICE LETTERS, vol. 27; p. 595-597, ISSN: 0741-3106 [5] BARBARO M., RAFFO L. (2005). A Low-Power Integrated Smart Sensor with on-Chip Real-Time Image Processing Capabilities. EURASIP JOURNAL ON APPLIED SIGNAL PROCESSING, vol. 7; p. 1062-1070, ISSN: 1110-8657 [6] BARBARO M., P.-Y. BURGI, A. MORTARA, P. NUSSBAUM, F. HEITGER (2002). A 100x100 Pixel Silicon Retina For Gradient Extraction With Steering Filter Capabilities And Temporal Output Coding. IEEE JOURNAL OF SOLID-STATE CIRCUITS, vol. 37; p. 160-172, ISSN: 0018-9200
Contenuto schematico del corso di insegnamento	Generalità sui circuiti integrati. Processi tecnologici (CMOS, BJT). Circuiti con diode (rettificatori, limitatori di tensione, duplicatori di tensione). Amplificatori a singolo transistor (topologie Common Emitter / Common Source, Common Base / Common Gate, Emitter Follower / Source Follower). Amplificatori differenziali (BJT e CMOS). Risposta in frequenza. Stadi di uscita. Filtri.
Obiettivi formativi e risultati attesi (secondo i descrittori di Dublino)	· Conoscenza e capacità di comprensione: <i>approfondire la conoscenza dei circuiti integrati analogici e capacità di comprendere le implicazioni progettuali.</i>

	<ul style="list-style-type: none"> · Conoscenza e capacità di comprensione applicate: <i>capacità di individuare i meccanismi di funzionamenti dei circuiti integrati analogici ai fini di una progettazione efficiente.</i> · Autonomia di giudizio: <i>sviluppare la capacità di utilizzare criticamente e sinergicamente vari strumenti di analisi e progettazione di circuiti integrati analogici.</i> · Abilità comunicative: <i>capacità di esprimere chiaramente concetti tecnici.</i> · Capacità di apprendere: <i>saper integrare le conoscenze da varie fonti al fine di un approfondimento della conoscenza dei fenomeni presenti nei circuiti analogici integrati.</i>
Articolazione del corso	<p><i>Introduzione ai sistemi elettronici</i> Concetti di base (analogico vs. digitale) <i>Processo CMOS</i> Struttura del transistor MOS – Equazioni – Modelli – Elementi di layout <i>Amplificatori CMOS</i> Generalità – Punto di lavoro e progettazione - Topologia a source comune – Topologia a gate comune – Inseguitore di source <i>Transistor Bipolare</i> Struttura – Equazioni – Modelli <i>Amplificatori BJT</i> Generalità – Punto di lavoro e progettazione – Topologia a emettitore comune – Topologia a base comune – Inseguitore di emettitore <i>Diodo (modelli e circuiti)</i> Diodo ideale – Funzionamento a piccoli e larghi segnali – Rettificatori – Regolatori di tensione – Circuiti limitatori – Duplicatori di tensione <i>Stadi cascode e specchi di corrente</i> Stadi cascode – Specchi di corrente <i>Amplificatori differenziali</i> Generalità – Coppia differenziale CMOS – Coppia differenziale BJT – Amplificatori differenziali cascode – CMMR – Coppia differenziale con carico attivo – Circuiti Fully-Differential <i>Risposta in Frequenza</i> Concetti di base – Modelli ad alta frequenza di MOS e BJT – Risposta in frequenza di stadi CE e CS, CB e CG, inseguitori, stadi cascode e coppie differenziali <i>Stadi di uscita e amplificatori di potenza</i> Generalità – Inseguitore di emettitore come stadio di potenza Considerazioni ad ampio segnale – Protezione da corto circuito – Efficienza – Classi di amplificatori di potenza <i>Filtri analogici</i> Generalità – Filtri del primo ordine – Filtri del secondo ordine – Filtri attivi</p>
Propedeuticità	Elettrotecnica, Dispositivi Elettronici, Elettronica 1
Anno di corso e semestre	2° anno, 1° semestre
Testi di riferimento	“Fundamentals of Microelectronics” – B. Razavi – Ed. Wiley, ISBN 978-0-471-47846-1

Modalità di erogazione dell'insegnamento	Tradizionale
Sede	Via Marengo, 3 - Cagliari
Modalità di frequenza	Obbligatoria
Metodi di valutazione	Prova scritta e colloquio
Calendario prove d'esame	https://webstudenti.unica.it/esse3/ListaAppelliOfferta.do;jsessionid=5
Organizzazione della didattica	Lezioni frontali ed esercitazioni al calcolatore con simulatori circuitali